



CAHIER DES CHARGES

Cahier des charges: prestation simulation de circuit numérique				
Date : 29 jan 2025		Révision : V 1.0		
N / Réf. : LIST/DSCIN/25-0006				
Participants à l'étude :				
	Nom	Fonction	Date	Signature
Rédacteur(s) :	F. LEPIN	Chef de Laboratoire		
Approbateur(s) :	O. LAHAYE	Correspondant sécurité LIST		
Approbateur(s) :	O. THOMAS	Chef de département adjoint		
Liste de diffusion :	Service achats : Isabelle BOREL DG/CEAGRE/DPRSG/SMA/BLS Département DSCIN : Thomas DOMBEK			

HISTORIQUE

Nature des modifications	Date	Version
Création du document (Florent LEPIN)	29/01/2025	V1.0



TABLE DES MATIÈRES

1	Contexte	3
1.1	<i>Présentation de l'unité</i>	3
1.2	<i>Présentation du projet</i>	3
2	TACHES A EFFECTUER	4
	COMPETENCES REQUISES	5
3	LIVRABLES ET ECHEANCIER	5
4	CONDITIONS D'EXECUTION	6
4.1	<i>Mise à disposition de locaux et équipements</i>	6
4.2	<i>Mise à disposition de fichiers ou programmes informatiques</i>	6
4.3	<i>Suivi</i>	6
4.4	<i>Confidentialité</i>	7
5	CONTACTS	7

1 Contexte

Le LIST, institut de CEA Tech, focalise ses recherches sur les systèmes numériques intelligents. Porteurs d'enjeux économiques et sociétaux majeurs, ses programmes de R&D sont centrés sur l'intelligence artificielle, l'usine du futur, l'instrumentation innovante, les systèmes cyberphysiques et la santé numérique.

Le département DSCIN, Département des Systèmes et Circuits Intégrés Numériques appartenant au LIST regroupe 6 laboratoires

Le laboratoire LFIM, Laboratoire Fonctions Innovantes pour circuits Mixtes est l'un de ces 6 laboratoires

1.1 Présentation de l'unité

La mission du LFIM est d'étudier et concevoir des systèmes électroniques et logiciels répondant à des exigences d'efficacité énergétique, de taille et d'intégration avancée, de sûreté de fonctionnement, de temps-réel, de protection des données, de coût de conception et facilité de gestion.

Ces systèmes trouvent leurs applications dans les domaines des systèmes embarqués (transport, énergie, objets connectés), l'électronique grand public et professionnelle.

Les technologies développées au sein du laboratoire font appel aux dernières avancées en nanoélectronique, algorithmie, automatisme et cryptographie, et répondent aux enjeux sociétaux du développement durable et de la confiance dans les systèmes numériques, tout en permettant de soutenir le développement de nouveaux usages rendus possibles grâce aux nouvelles technologies de l'information et de la communication.

Le LFIM étudie et intègre sur silicium des architectures de traitements numériques et mixtes pour les besoins applicatifs dans le domaine de l'IoT, des circuits radiofréquence et de réseaux de capteurs actionneurs.

Il développe également des circuits élémentaires permettant de valider les nouveaux concepts (en particulier sur les nouveaux MOS – « *Metal Oxyde Semiconductor* » -), les mémoires avancées et les dispositifs à base de nanotechnologies.

Enfin, il étudie et applique à des prototypes des solutions post-CMOS en rupture.

1.2 Présentation du projet

Les travaux proposés dans le présent cahier des charges s'inscrivent dans le cadre de la conception d'un circuit numérique pour traiter des données issues de capteurs. Le système intègre des processeurs RISC-V 32-bit et des unités de calcul avec des fonctions fixes. Les tâches énumérées dans ce cahier de charge font partie de la phase de vérification de circuit.

2 TACHES A EFFECTUER

La prestation demandée se décompose comme suit :

- Tâches 1 à 6 (tranche ferme, durée estimative de 6 mois)
- Tâches 7 à 9 (tranche optionnelle, durée estimative de 3 mois)
- Tâches 10 à 12 (tranche optionnelle, durée estimative de 3 mois)

Date de démarrage souhaitée : 14 avril 2025.

L'offre technique détaillée doit impérativement comprendre :

- Le détail des compétences que le soumissionnaire s'engage à affecter à l'exécution des prestations du présent cahier des charges
- Les mesures prévues afin d'assurer la continuité des prestations en cas de défaillance du personnel, de pic d'activité, ...
- Un descriptif détaillé des compétences de la société dans les différents domaines qui concernent ce présent cahier des charges
- Le délai d'intervention
- Le délai de réalisation et les ressources associées.

Les tâches à réaliser sont les suivantes :

Tranche Ferme :

- **Tâche 1:** Simulation et vérification de l'intégration d'un processeur RISC-V 32-bits.
- **Tâche 2:** Développement de logiciel bas niveau ('micro-code') pour processeur RISC-V 32-bits.
- **Tâche 3:** Simulation initiale du circuit complet pour vérification de l'intégration des unités de calcul.
- **Tâche 4:** Comparaison des résultats de simulation avec des résultats issus d'un modèle de référence, y compris l'analyse de performance.
- **Tâche 5:** Simulation au niveau des portes ('gate-level') du circuit.
- **Tâche 6:** Mise à jour de la documentation et archivage de la base de données du circuit.

Tranche optionnelle No 1:

- **Tâche 7:** Simulation d'intégration et analyse de cas applicatifs.
- **Tâche 8:** Analyse de la consommation du circuit pour les cas applicatifs.
- **Tâche 9:** Vérification par simulation des performances (débit et latence) du circuit.

Tranche optionnelle No 2:

- **Tâche 10:** Rédaction de la spécification d'un bloc de calcul.
- **Tâche 11:** Développement RTL d'un bloc de calcul.
- **Tâche 12:** Simulation RTL d'un bloc de calcul.

COMPETENCES REQUISES

Une bonne connaissance des circuits intégrés numériques est impérative. Il est souhaitable que la société ait une expérience en développement en SystemVerilog (ou VHDL). Un minimum d'expérience en conception numérique est aussi important. Une bonne expérience avec l'environnement Linux et la gestion de dépôts de fichiers avec git est impérative.

Dans le cadre de la prestation, il sera demandé de coder des scripts (bash/Python) et compiler des programmes C++ (gcc + make).

Domaines d'expertise devant être impérativement couverts :

- Connaissance de codage RTL (SystemVerilog et/ou VHDL).
- Expérience Linux (csh/bash) et git (gestion de révisions).
- Capacité à lire et comprendre des documents techniques en anglais

Domaines d'expertise supplémentaires pouvant être couverts :

- Analyse et présentation de données (matplotlib, Excel, gnuplot, etc.).

3 LIVRABLES ET ECHEANCIER

Des livrables sont associés à chaque tâche et constituent une clé de paiement.

Les livrables associés à chacune de ces tâches seront sous la forme de scripts (Python, csh/bash) et la documentation correspondante.

Tranche Ferme (durée estimative de 6 mois) :

- **Livrable 1:** Rapport sur la simulation et l'intégration du RISC-V 32-bits.
- **Livrable 2:** Rapport sur le développement du logiciel bas niveau ('micro-code').
- **Livrable 3:** Rapport sur la simulation du circuit complet et l'intégration des unités de calcul.
- **Livrable 4:** Rapport sur la comparaison des résultats de simulation avec ceux issus du modèle de référence.
- **Livrable 5:** Rapport sur la simulation au niveau des portes ('gate-level') du circuit.
- **Livrable 6:** Rapport sur la mise à jour de documentation et de l'archivage.

Tranche optionnelle No. 1 (durée estimative de 3 mois) :

- **Livrable 7:** Rapport sur la simulation d'intégration et analyse de cas applicatifs.
- **Livrable 8:** Rapport sur la consommation du circuit.
- **Livrable 9:** Rapport sur la performance du circuit (débit et latence).

Tranche optionnelle No. 2 (durée estimative de 3 mois) :

- **Livrable 10:** Rapport sur la spécification du bloc de calcul.
- **Livrable 11:** Rapport sur le développement RTL du bloc de calcul.
- **Livrable 12:** Rapport sur la simulation du bloc de calcul.

Tous les documents remis au CEA sont réalisés aux formats suivants (ou strictement compatibles) :

- Microsoft WORD, au minimum dans la version docx, pour les documents de type texte ;
- Microsoft EXCEL, au minimum dans la version xlsx, pour les documents de type tableau de chiffres ;
- Microsoft POWERPOINT, au minimum dans la version pptx;
- Fichiers texte pour les tests de vérification et les scripts. Le code doit impérativement être bien structuré et documenté avec des commentaires.

Chaque livrable est remis en version provisoire au CEA pour transmission de ses observations éventuelles ou de son approbation sous 15 jours ouvrés suivant sa réception. Le livrable est remis au CEA en version définitive par le prestataire après intégration le cas échéant de ces observations, à la date fixée dans la commande.

Les délais mentionnés dans la commande tiennent compte des délais nécessaires au CEA pour l'approbation ou la remise d'observations sur la version provisoire.

Ces approbations ou observations intermédiaires ne peuvent en aucun cas différer ou décaler la date de remise des livrables.

Le prestataire doit prendre toutes dispositions pour solliciter en temps utile toute décision du CEA lui permettant de remettre ses livrables en version définitive aux dates convenues.

Pour chaque prestation réalisée, une acceptation est effectuée par le correspondant du CEA après remise de tous les livrables en version définitive. Celle-ci donne lieu à l'établissement d'un procès-verbal d'acceptation signé contradictoirement par les parties.

4 CONDITIONS D'EXECUTION

4.1 Mise à disposition de locaux et équipements

La prestation est effectuée sur le site du CEA Grenoble. L'accès au site ainsi qu'au laboratoire de test est soumis à l'approbation d'une enquête de sécurité.

Une station de travail donnant accès à la carte de test sera mise à disposition pour l'exécution des prestations.

Les conditions de mise à disposition sont décrites dans le document « Projet de Marché » joint au présent dossier de consultation des entreprises.

4.2 Mise à disposition de fichiers ou programmes informatiques

Dans le cadre des prestations confiées au prestataire et pour leur bonne exécution, le CEA met à sa disposition des fichiers informatiques de données, des programmes informatiques, sous quelque forme que ce soit (codes sources, codes objets, codes exécutables).

Les documents de spécification nécessaires seront accessibles.

Les outils logiciels nécessaires à la réalisation des prestations sont mis à la disposition du prestataire dans un ou des bureaux dédiés.

4.3 Suivi

En cas de problème technique, des réunions « projet » pourront être organisées entre les responsables techniques CEA identifié dans le marché et le prestataire.

Toutes ces activités de suivi (réunions et comptes rendus) sont comprises dans le prix indiqué dans l'offre financière. Le compte-rendu sera à la charge du prestataire et devra être remis sous 48 heures.

4.4 Confidentialité

Les obligations en matière de secret et de confidentialité sont régies par l'article 11 des Conditions Générales d'Achats (CGA) du CEA.

Le prestataire doit préciser quelles sont les informations confidentielles contenues dans son offre. Il précise l'usage qui peut en être fait, la durée de l'obligation de confidentialité, les personnes tenues au secret et les personnes auxquelles l'information ne doit pas être transmise.

5 CONTACTS

Pour toute demande d'information, contacter :

1/ Informations commerciales

M. Kevin DI CARO – tel : 06 70 94 26 20 – courriel : kevin.dicaro@cea.fr

Mme Isabelle BOREL – tel : 04 38 78 13 36 – courriel : isabelle.borel@cea.fr

CEA-GRENOBLE
Service Achats – Bureau LOGISTIQUE DES SITES
17, Rue des Martyrs
38054 GRENOBLE CEDEX 09

2/ Informations techniques

M Florent LEPIN – tél. : 04.38.78.17.88 – courriel : florent.lepin@cea.fr
CEA-GRENOBLE
LIST/DSCIN
17, Rue des Martyrs
38054 GRENOBLE CEDEX 09